

#2/11-1-0/
Dade

PATENTS



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Koji FURUSAWA

Serial No. (unknown)

Filed herewith

SEMICONDUCTOR DEVICE

**CLAIM FOR FOREIGN PRIORITY UNDER 35 U.S.C. 119
AND SUBMISSION OF PRIORITY DOCUMENT**

Assistant Commissioner for Patents

Washington, D.C. 20231

Sir:

Attached hereto is a certified copy of applicant's corresponding patent application filed in Japan under 2000-259227, filed on August 29, 2000.

Applicant herewith claims the benefit of the priority filing date of the above-identified application for the above-entitled U.S. application under the provisions of 35 U.S.C. 119.

Respectfully submitted,

YOUNG & THOMPSON

By

Benoît Castel

Benoît Castel
Attorney for Applicant
Customer No. 000466
Registration No. 35,041
745 South 23rd Street
Arlington, VA 22202
703/521-2297

August 28, 2001

日 本 国 特 許 庁
JAPAN PATENT OFFICE

2480
U.S. Pat.
09/939761
08/28/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 8月29日

出 願 番 号

Application Number:

特願2000-259227

出 願 人

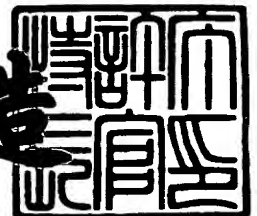
Applicant(s):

日本電気株式会社

2001年 5月31日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3049063

【書類名】 特許願

【整理番号】 53209412

【提出日】 平成12年 8月29日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01L 21/60

【発明の名称】 半導体装置

【請求項の数】 7

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 古澤 宏治

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100070530

【弁理士】

【氏名又は名称】 畑 泰之

【電話番号】 3582-7161

【手数料の表示】

【予納台帳番号】 043591

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9603496

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 基板上に複数の半導体チップを積層した半導体装置において

前記半導体チップ間に、ワイヤーボンディング用のワイヤーを中継配線するための配線層を設けたことを特徴とする半導体装置。

【請求項 2】 前記配線層には、中継用のボンディングパッドが設けられていることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記配線層には、少なくとも二つの中継用のボンディングパッドと、前記二つの中継用のボンディングパッド間を接続する接続配線とが設けられていることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 前記配線層に設けられた二つの中継用のボンディングパッドは、この配線層の上部に積層された半導体チップを挟むようにして配設されていることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】 前記配線層には、中継用のボンディングパッドと、この中継用のボンディングパッドに接続し、且つ、この配線層を貫通するビヤホールとが設けられていることを特徴とする請求項 1 乃至 4 のいずれかに記載の半導体装置。

【請求項 6】 前記配線層のビヤホールと前記配線層の下側に設けられた半導体チップのボンディングパッドとが接続されていることを特徴とする請求項 5 記載の半導体装置。

【請求項 7】 前記配線層は、半導体チップ上に形成した再配線層であることを特徴とする請求項 1 乃至 6 のいずれかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置に係わり、特に、複数の半導体チップを積層した半導体装置に関する。

【0002】

【従来の技術】

図7に従来の技術を示す。高密度実装技術の一つとして、基板上に複数の半導体チップを積層実装するスタック実装と呼ばれる技術が用いられている。

【0003】

スタック実装では、通常、基板と積層された半導体チップとの接続は、ワイヤーボンディングにより行われる。このため、上に積み重ねた半導体チップが、下の半導体チップのボンディングパッドに干渉しないように、チップサイズの大きい順に半導体チップが積層される。

【0004】

基板上のボンディングパッドは、最下層の半導体チップの周囲に設けられるので、チップサイズが小さい上層の半導体チップほど、基板上のボンディングパッドまでの距離が長くなる。このため、上層と下層のチップサイズが異なるほど、上層の半導体チップのボンディングパッドと基板上のボンディングパッドとの距離が長くなる。特に、1ループあたりのワイヤーが長くなるとワイヤーの強度が低下し、自重によるワイヤーの垂れや、封止時のワイヤーの倒れなどの不具合が発生し、歩留まりが悪化するという欠点があった。

【0005】

【発明が解決しようとする課題】

本発明の目的は、上記した従来技術の欠点を改良し、特に、1ループあたりのワイヤーの長さを短くし、以て、自重によるワイヤーの垂れや、封止時のワイヤーの倒れなどの不具合をなくして、歩留まりを向上せしめた新規な半導体装置を提供することにある。

【0006】

【課題を解決するための手段】

本発明は上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。

【0007】

即ち、本発明に係わる半導体装置の第1態様は、

基板上に複数の半導体チップを積層した半導体装置において、

前記半導体チップ間に、ワイヤーボンディング用のワイヤーを中継配線するための配線層を設けたことを特徴とするものであり、

又、第 2 態様は、

前記配線層には、中継用のボンディングパッドが設けられていることを特徴とするものであり、

又、第 3 態様は、

前記配線層には、少なくとも二つの中継用のボンディングパッドと、前記二つの中継用のボンディングパッド間を接続する接続配線とが設けられていることを特徴とするものであり、

又、第 4 態様は、

前記配線層に設けられた二つの中継用のボンディングパッドは、この配線層の上部に積層された半導体チップを挟むようにして配設されていることを特徴とするものであり、

又、第 5 態様は、

前記配線層には、中継用のボンディングパッドと、この中継用のボンディングパッドに接続し、且つ、この配線層を貫通するビヤホールとが設けられていることを特徴とするものであり、

又、第 6 態様は、

前記配線層のビヤホールと前記配線層の下側に設けられた半導体チップのボンディングパッドとが接続されていることを特徴とするものであり、

又、第 7 態様は、

前記配線層は、半導体チップ上に形成した再配線層であることを特徴とするものである。

【 0 0 0 8 】

【発明の実施の形態】

本発明に係わる半導体装置は、

基板上に複数の半導体チップを積層した半導体装置において、

前記半導体チップ間に、ワイヤーボンディング用のワイヤーを中継配線するた

めの配線層を設けたことを特徴とするものである。

【 0 0 0 9 】

本発明は、このように構成したので、1 ループあたりのワイヤーの長さを短くする事ができ、その結果、ワイヤーの強度低下を防ぐことができ、不具合の発生を防止することが可能になった。

【 0 0 1 0 】

【実施例】

以下に、本発明に係わる半導体装置の具体例を図面を参照しながら詳細に説明する。

【 0 0 1 1 】

(第1の具体例)

図1は、本発明に係わる半導体装置の第1の具体例を示す断面図であって、この図1には、

基板1上に複数の半導体チップ2、3を積層した半導体装置において、

前記半導体チップ2、3間に、ワイヤーボンディング用のワイヤー14a、14bを中継配線するための配線層7を設けたことを特徴とする半導体装置が示され、

又、前記配線層7には、中継用のボンディングパッド71a、71bが設けられていることを特徴とする半導体装置が示されている。

【 0 0 1 2 】

以下に、第1の具体例を更に詳細に説明する。

【 0 0 1 3 】

第1の具体例では、樹脂を基材として銅配線による電気回路を内蔵したプリント配線基板1上に、集積回路を内蔵した半導体チップ2、銅箔層をポリイミドで挟んだポリイミドテープ7、同じく集積回路を内蔵した半導体チップ3の順に、それぞれ接着剤4で積層して実装される。

【 0 0 1 4 】

プリント配線基板1、半導体チップ2、半導体チップ3は、それぞれ内蔵された回路と外部回路との接続用として、ワイヤーボンディングが可能なボンディン

グパッド11a～11d、ボンディングパッド21a、21b、ボンディングパッド31a、31bをそれぞれ有する。また、ポリイミドテープ7には、内蔵した銅箔層により、ワイヤーボンディング用の中継パッド71a、71bが設けられている。

【0015】

そして、プリント配線基板1、半導体チップ2、半導体チップ3にそれぞれ内蔵された回路を電氣的に相互に接続することで、所望の動作が得られる。

【0016】

このように構成された半導体装置において、プリント配線基板1と半導体チップ2は、それぞれボンディングパッド11b、11cとボンディングパッド21a、21bとをワイヤー12a、12bとでそれぞれ接続することであり、内蔵された回路が電氣的に接続される。

【0017】

プリント配線基板1と半導体チップ3も同様に、それぞれボンディングパッド11a、11dとボンディングパッド31a、31bとをワイヤー14a、14bでそれぞれ接続することにより、内蔵された回路が電氣的に接続される。この場合、ワイヤー14a、14bは、半導体チップ3のボンディングパッド31a、31bからポリイミドテープ7の中継パッド71a、71bに一旦接続し、更に、プリント配線基板1のボンディングパッド11a、11dへそれぞれ接続するように配線する。

【0018】

なお、3個以上のボンディングパッドを飛び石状に接続するワイヤーの配線はステッチングと呼ばれ、ワイヤーボンディングにおいては、一般的な技術である。

【0019】

(第2の具体例)

図2は、本発明に係わる半導体装置の第2の具体例を示す断面図であって、この図2には、

配線層7には、少なくとも二つの中継用のボンディングパッド71a、71b

と、前記二つの中継用のボンディングパッド 7 1 a、7 1 b 間を接続する接続配線 7 2 とが設けられていることを特徴とする半導体装置が示され、

又、前記配線層 7 が設けられた二つの中継用のボンディングパッド 7 1 a、7 1 b は、この配線層 7 の上部に積層された半導体チップ 3 を挟むようにして配設されていることを特徴とする半導体装置が示されている。

【 0 0 2 0 】

以下に、第 2 の具体例を更に詳細に説明する。

【 0 0 2 1 】

この第 2 の具体例は、図 1 の半導体装置において、ポリイミドテープ 7 の内層に配線 7 2 を設けることで、任意の中継パッド 7 1 同士を電氣的に接続できるようにしたものである。

【 0 0 2 2 】

第 2 の具体例では、例えば、半導体チップ 3 のボンディングパッド 3 1 a と、半導体チップ 3 を挟んで反対側のプリント配線基板 1 上のボンディングパッド 1 1 d とを、ポリイミドテープ 7 の内層配線 7 2 を通して接続する。このように構成することで、第 1 の具体例で得られる効果に加えて、プリント配線基板 1 と半導体チップ 3 間のワイヤー配線（この場合、7 3 a、1 4 b）の引き回しの自由度が向上するという効果が得られる。

【 0 0 2 3 】

（第 3 の具体例）

図 3、図 4 は、本発明に係わる半導体装置の第 3 の具体例を示す断面図であって、これらの図には、

配線層 8 には、中継用のボンディングパッド 8 1 c、8 1 d と、この中継用のボンディングパッド 8 1 c、8 1 d に接続し、且つ、この配線層 8 を貫通するビヤホール 8 2 a、8 2 b とが設けられていることを特徴とする半導体装置が示され、

又、前記配線層 8 のビヤホール 8 2 a、8 2 b と前記配線層 8 の下側に設けられた半導体チップ 2 のボンディングパッド 2 1 a、2 1 b とが接続されていることを特徴とする半導体装置が示され、

又、前記配線層 8 は、半導体チップ 2 上に形成した再配線層であることを特徴とする半導体装置が示されている。

【 0 0 2 4 】

以下に、第 3 の具体例を更に詳細に説明する。

【 0 0 2 5 】

図 3 の具体例は、再配線技術により半導体チップ 2 上に、新たにポリイミドとアルミの層を積層して形成した再配線層 8 を設け、ポリイミドテープ 7 の代わりとした例である。

【 0 0 2 6 】

この第 3 の具体例では、第 1 の具体例と同様に、再配線層 8 上に中継パッド 8 1 a ～ 8 1 d を設けると共に、半導体チップ 2 のボンディングパッド 2 1 a、2 1 b 上の再配線層 8 にビアホール 8 2 a、8 2 b を設けて、ボンディングパッド 2 1 a、2 1 b の配線をそれぞれ再配線層 8 の表面に引き出すようにし、再配線層 8 上のボンディングパッド 8 1 c、8 1 d からボンディングワイヤー 1 2 a、1 2 b でそれぞれプリント配線板 1 上のボンディングパッド 1 1 b、2 1 c に配線するようにしたものである。

【 0 0 2 7 】

再配線層 8 は、半導体チップ 2 がウェハの状態で行うので、第 1 の具体例の半導体装置に比べて後工程の組立作業が簡単になるという効果がある。

【 0 0 2 8 】

図 4 は、再配線層 8 の内層に配線 8 3 を設けることで、任意の中継パッド 8 1 a、8 1 b 同士を電氣的に接続できるようにした例である。

【 0 0 2 9 】

このように構成すること、上記した効果に加えて、プリント配線基板 1 と半導体チップ 3 間のワイヤー配線の引き回しの自由度を向上させることが出来る。

【 0 0 3 0 】

(第 4 の具体例)

図 5、図 6 は、本発明の半導体装置の第 4 の具体例を示す断面図である。

【 0 0 3 1 】

図 5 は、半導体チップ 2 がセルベース IC である場合の例である。

【 0 0 3 2 】

セルベース IC は、予め半導体チップ内にメモリやゲートアレイなどの汎用的な集積回路を設けておき、用途に応じて回路間やボンディングパッドへの接続を後から行うことができるセミカスタム LSI である。内部の集積回路とボンディングパッドとの接続には自由度があるため、ある程度任意の位置に、未使用のボンディングパッドを設けることができる。図 5 は、そうした未使用のボンディングパッド 21 a、21 b を中継パッドとして使用した例であり、図 1 ～ 図 4 に示したものに比べて構造が簡易で、組立作業が簡単になるという効果がある。

【 0 0 3 3 】

図 6 は、図 5 の半導体装置において、半導体チップ 2 の任意の未使用ボンディングパッド 21 a、21 b 同士を接続配線 22 で接続した例である。この場合も、プリント配線基板 1 と半導体チップ 3 間のワイヤー配線の引き回しの自由度が向上する効果が得られる。

【 0 0 3 4 】

【発明の効果】

本発明に係わる半導体装置は、上述のように構成したので、1 ループあたりのワイヤー長さを短くできるから、ワイヤーの強度が低下することを防ぐことができ、従って、従来発生したような不具合がなくなり、歩留まりが向上する。

【図面の簡単な説明】

【図 1】

本発明に係わる半導体装置の第 1 の具体例を示す断面図である。

【図 2】

本発明に係わる半導体装置の第 2 の具体例を示す断面図である。

【図 3】

本発明に係わる半導体装置の第 3 の具体例を示す断面図である。

【図 4】

第 2 の具体例の変形例を示す断面図である。

【図 5】

本発明に係わる半導体装置の第 4 の具体例を示す断面図である。

【図 6】

第 4 の具体例の変形例を示す断面図である。

【図 7】

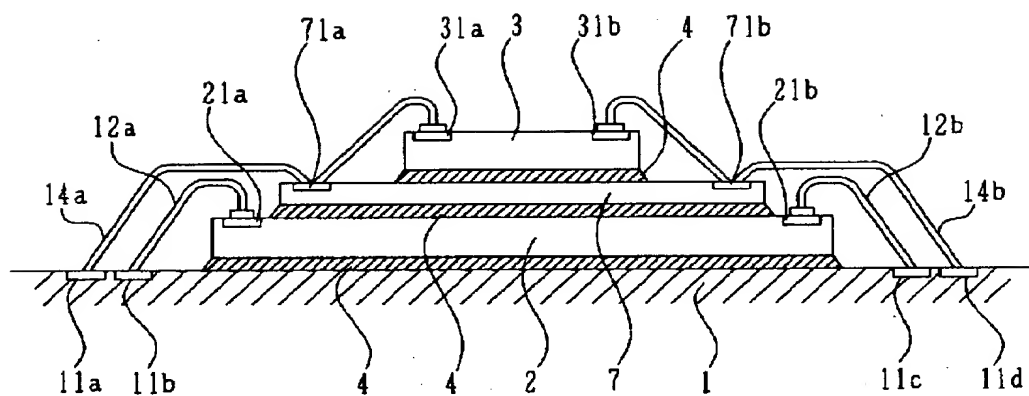
従来例を示す断面図である。

【符号の説明】

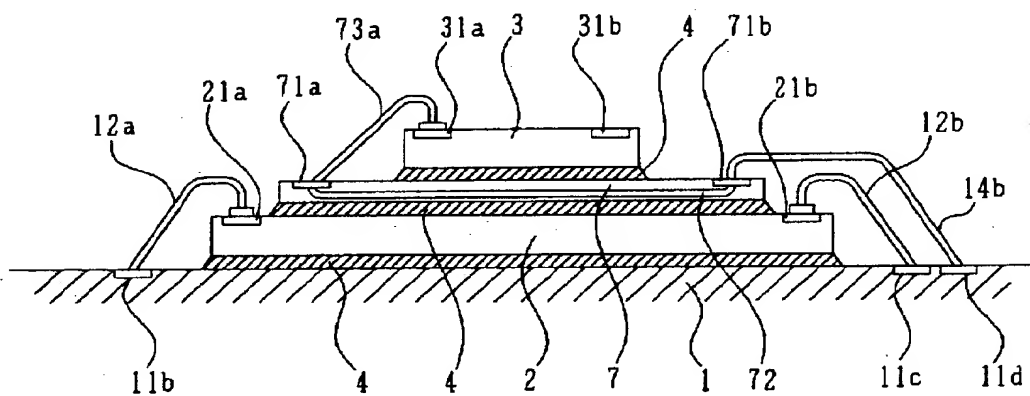
- 1 プリント配線基板
- 2、3 半導体チップ
- 4 接着剤
- 7 ポリイミドテープ（配線層）
- 8 再配線層（配線層）
- 1 1 a ～ 1 1 d プリント配線基板のボンディングパッド
- 1 2 a、1 2 b、1 4 a、1 4 b、7 3 a ワイヤー
- 2 1 a、2 1 b、3 1 a、3 1 b 半導体チップのボンディングパッド
- 7 1 a、7 1 b、8 1 a、8 1 b、8 1 c、8 1 d 配線層のボンディングパッド
- ド
- 7 2 配線層の接続配線
- 8 3 再配線層の接続配線
- 8 2 a、8 2 b 配線層のビヤホール

【書類名】 図面

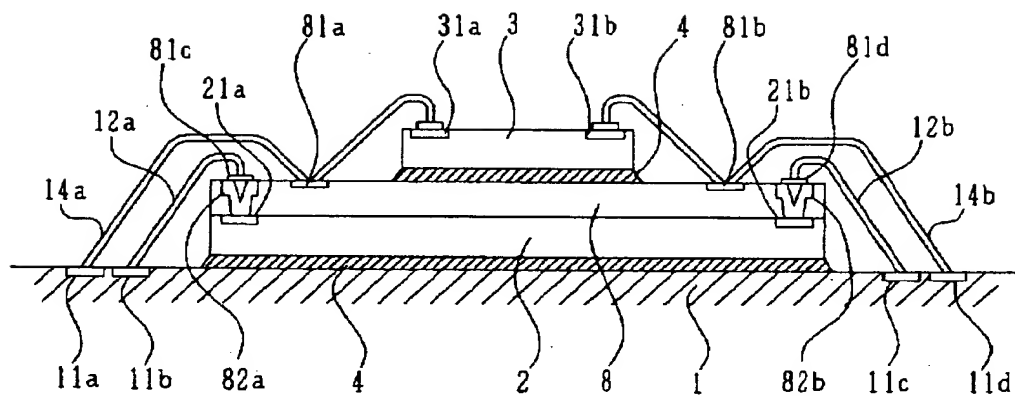
【図 1】



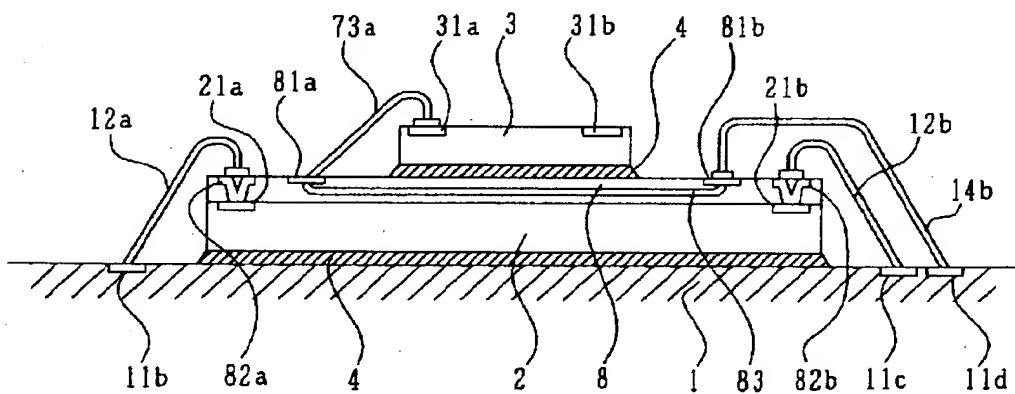
【図 2】



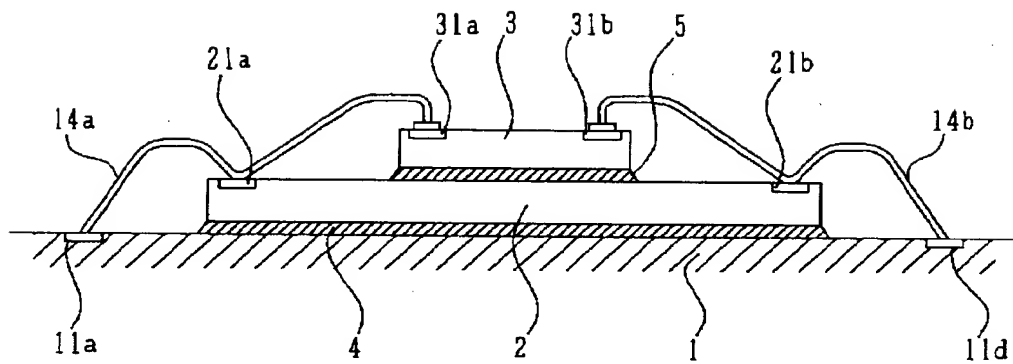
【図 3】



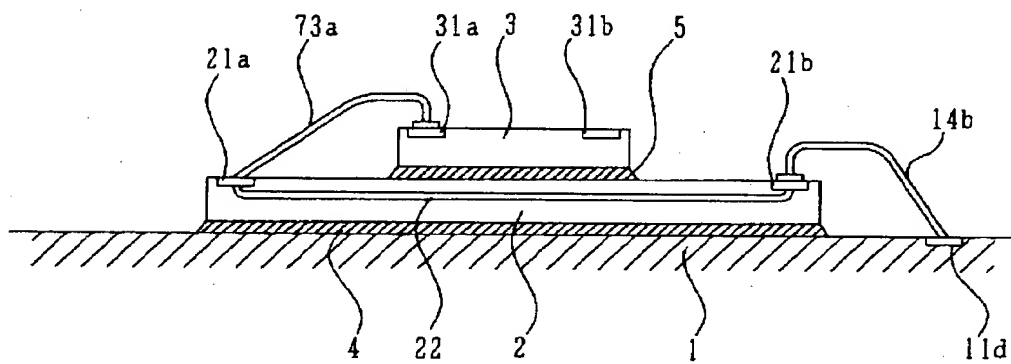
【図 4】



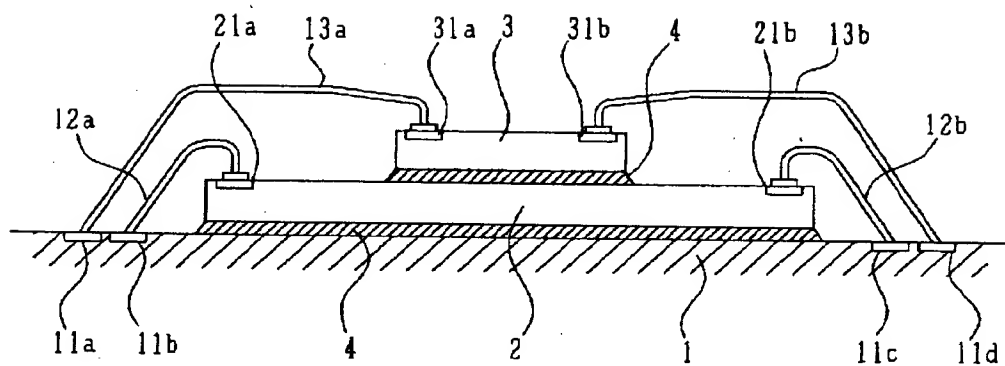
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 1 ループあたりのワイヤーの長さを短くし、以て、自重によるワイヤーの垂れや、封止時のワイヤーの倒れなどの不具合をなくした半導体装置を提供する。

【解決手段】 基板 1 上に複数の半導体チップ 2、3 を積層した半導体装置において、前記半導体チップ 2、3 間に、ワイヤーボンディング用のワイヤーを中継配線するための配線層 7 を設けたことを特徴とする。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号

[000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社